

doc. Ing. Jozef Čuntala, PhD.
Katedra mechatroniky a elektroniky,
Elektrotechnická fakulta,
Žilinská univerzita
Univerzitná 8215/1
010 26 Žilina

Oponentský posudok

habilitačnej práce Ing. Petra Ševčíka, PhD.

IMPLEMENTÁCIA ČÍSLICOVÝCH SYSTÉMOV DO OBVODOV FPGA

Na základe menovania oponenta habilitačnej práce, dekanom Fakulty riadenia a informatiky ŽU v Žiline prof. Ing. Karolom Matiaškom, PhD., listom 6718/2013/FRI/RVV zo dňa 16.10.2013, predkladám oponentský posudok v nasledujúcom znení:

Ing. Peter Ševčík, PhD. v svojej habilitačnej práci spracoval problematiku Implementácie číslicových systémov do obvodov FPGA. Práca obsahuje 91 strán, je rozdelená do 9 kapitol so zoznamom použitej literatúry (48 prameňov).

1. Aktuálnosť zvolenej témy

Téma oponovanej habilitačnej práce je vysoko aktuálna, elektronické číslicové obvody a ich implementácia do FPGA zaujímajú z teoretického aj aplikačného uhlu pohľadu veľmi významné miesto v mikroelektronike a informatike. FPGA obvody poskytujú veľa možností ako úspešne uskutočniť realizačné ciele číslicových systémov z hľadiska funkčných, dynamických a ekonomických parametrov.

Ciele, ktorý si v tejto súvislosti autor stanovil, súvisia s aktuálnosťou problematiky, sú teoreticky náročné a zaujímavé, ako z analytického pohľadu, z hľadiska syntézy zložitých číslicových systémov ale aj pedagogického uplatnenia.

2. Splnenie sledovaného cieľa

Hlavné úlohy habilitačnej práce sú definované v úvode práce. Sústreďujú dve ťažiskové témy:

1. Analytickú – opis všeobecnej architektúry systémov číslicového spracovania signálov (kapitola 2) a popis základných východísk pre implementáciu metód číslicového spracovania signálov do obvodov typu FPGA (kapitola 3 a 4).
2. Syntetickú - zaoberá sa implementáciou konkrétnych číslicových systémov do obvodov typu FPGA (kapitola 5 až 8), konkrétne:
 - Implementácia Sigma delta prevodníka AČ a ČA,
 - Implementácia konvolúcie,
 - Implementácia číslicového neurónu IVNS,
 - Implementácia komunikačného číslicového systému,
 - Implementácia číslicového systému pre synchronizáciu videosignálov.

Po preštudovaní habilitačnej práce môžeme konštatovať, že stanovené ciele sú vedecky náročné, primerané cieľom habilitácie a autorom úspešne zvládnuté.

3. Zvolené metódy spracovania

Autor v úvode svojej práci vychádza zo štrukturálnej analýzy číslicového systému. Predkladá viaceré spôsoby ako realizovať číslicový systém mikroelektronickými prostriedkami. V ďalšej časti kriticky analyzuje vlastnosti programovateľných logických komponentov a zvlášť FPGA obvodov. Pritom sa opiera o portfólio obvodov XILINX.

Jadrom práce sú vybrané témy číslicového spracovania systémov. Tieto témy boli analyticky opísané a prevedené do matematickej podoby modelov vhodných implementácie v FPGA.

4. Vedecký prínos a význam pre ďalší rozvoj vedeckej disciplíny

Konkrétne špecifikované pôvodné vedecké výsledky nie sú v práci deklarované, dajú sa však extrahovať z vedeckých článkov autora na ktoré sa odvoláva. Tieto vedecké výsledky sú v zhode s obsahom habilitačnej práce a priložených publikovaných príspevkov. Niektoré publikácie sú dielom kolektívu autorov, z čoho sa nedá zistiť podiel autora na riešenej problematike.

5. Pripomienky k práci

Priložený zoznam literatúry svedčí o širokom a detailnom prehľade autora v riešenej problematike. Práca je napísaná vcelku prehľadne a logicky, štýl výkladu a presnosť vyjadrovania a objasňovania problémov poukazuje na dobré pedagogické kvality autora.

V práci som nenašiel zásadné nedostatky, napriek tomu uvediem niekoľko pripomienok.

Autor svoj výklad štruktúr FPGA opiera výlučne o obvody firmy XILINX. Aj keď je to bez pochyb najväčší výrobca obvodov FPGA, pozornosť by si zaslúžili aspoň spomenúť ďalšie významné firmy z tejto oblasti ako ALTERA, ACTEL, Lattice Semiconductor, Cypress Semiconductor, atď.

Autor pre niektoré implementácie uvádza čiastočné výsledky funkčných simulácií. Z tohto pohľadu by boli zaujímavé medzné dynamické charakteristiky výpočtu pre danú metódu implementácie a daný typ FPGA. Napríklad aká je hraničná frekvencia pre DA prevodník, prípadne hraničná frekvencia pre implementáciu aritmetickej jednotky neurónu IVNS pre daný obvod FPGA?

Súčasťou implementácie logického systému je okrem časových aj prezentácia priestorových parametrov daného typu FPGA danej implementácie. Prečo túto zložku autor v práci neuvádza ?

6. Posúdenie kritérií habilitácie docenta

Oponent mal k dispozícii ešte nasledujúce písomné materiály:

- Plnenie kritérií FRI ŽU v Žiline pre habilitácie docentov.
- Prehľad pedagogickej činnosti Ing. Petra Ševčíka, PhD. a výsledkov dosiahnutých vo výchovno-vzdelávacej činnosti.

- Prehľad vedecko-výskumnej činnosti autora a výsledkov dosiahnutých v tejto oblasti.
- Zoznam pôvodných publikovaných prác autora habilitačnej práce, vedeckovýskumných úloh, projektov a technických diel a ostatných odborných prác a učebných textov.

Záver

Na základe posúdenia vedeckých kritérií habilitačnej práce Ing. Petra Ševčíka, PhD., odporúčam prácu prijať k obhajobe a po úspešnej obhajobe habilitačnej práce navrhujem udelenie titulu docent.

V Žiline 16.11.2013

doc. Ing. Jozef Čuntala, PhD.